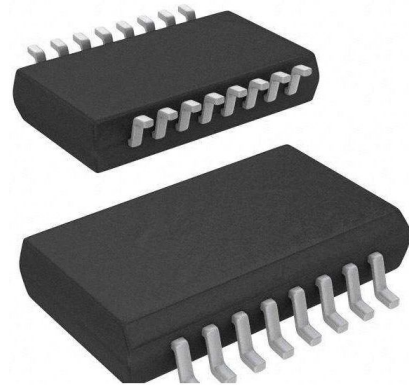


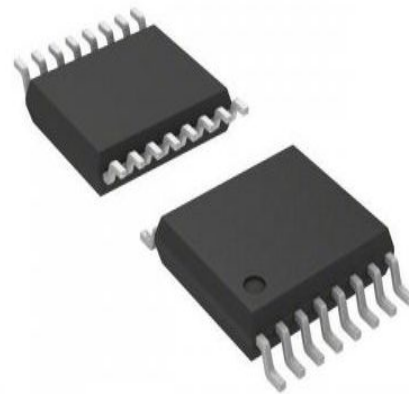
四通道差动线路接收器

产品简述

MS2575/MS2575T是一款低功耗的四通道差线路接收芯片。用于平衡或非平衡的数字数据传输。四个接收器均具有使能功能，该功能提供了两种可选输入：高电平有效输入和低电平有效输入。通过三态输出，该器件可直接连接至总线组织式系统。失效防护设计规定当输入处于开路状态时，输出始终为高电平。MS2575采用SOP16封装，MS2575T采用TSSOP16封装。



SOP16



TSSOP16

主要特点

- 符合或超出了ANSI TIA/EIA-422-B、TIA/EIA-423-B 和 ITU 建议V.10 与V.11 的要求
- 低功耗
- 具有±200mV 灵敏度的±15V 共模范围
- 输入迟滞：60mV（典型值）
- 采用5V 单电源供电
- 三态输出
- 输入失效防护电路
- SOP16、TSSOP16 封装

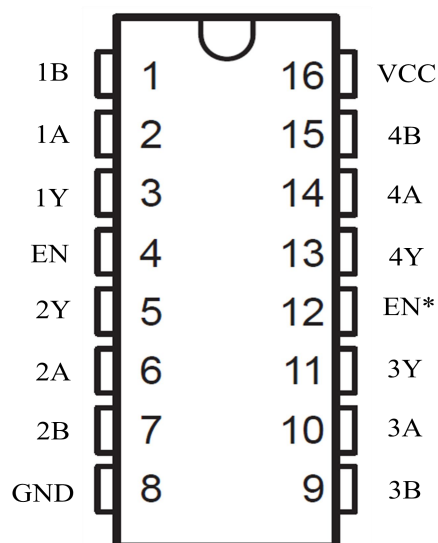
应用

- 可靠性汽车应用
- 工厂自动化
- ATM 和点钞机
- 智能电网
- 交流和伺服电机驱动器

产品规格分类

产品	封装形式	丝印名称
MS2575	SOP16	MS2575
MS2575T	TSSOP16	MS2575T

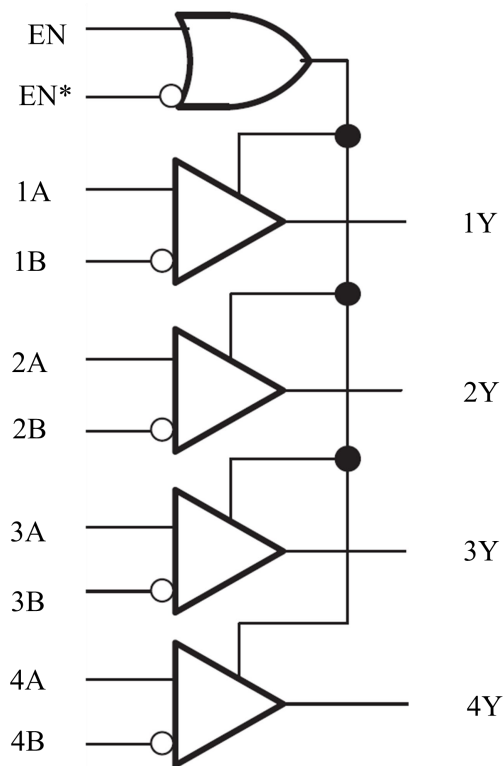
管脚排列图



管脚排列

管脚编号	管脚名称	管脚属性	管脚描述
1	1B	I	通道 1 反相信号输入端
2	1A	I	通道 1 同相信号输入端
3	1Y	O	通道 1 信号输出端
4	EN	I	使能同相信号输入端
5	2Y	O	通道 2 信号输出端
6	2A	I	通道 2 同相信号输入端
7	2B	I	通道 2 反相信号输入端
8	GND	POWER	地
9	3B	I	通道 3 反相信号输入端
10	3A	I	通道 3 同相信号输入端
11	3Y	O	通道 3 信号输出端
12	EN*	I	使能反相信号输入端
13	4Y	O	通道 4 信号输出端
14	4A	I	通道 4 同相信号输入端
15	4B	I	通道 4 反相信号输入端
16	VCC	POWER	电源

内部框图



功能表

使能端		输入	输出
EN	EN*	(A) - (B)	Y
L	H	X	Z
其它情况		$VID \geq +0.2V$	H
		$VID \leq -0.2V$	L
		$-0.2V < VID < +0.2V$?
		开路	H

极限参数

绝对最大额定值

注意：应用中任何情况下都不允许超过下表中的最大额定值

参 数	符 号	额 定 值	单 位
电源电压范围	VCC	-0.3V 至 6V	V
输入电压范围	(A, B)	-15 至+15	V
输入电压范围	(EN,EN*)	-0.3 至 Vcc+0.3	V
输出电压范围	(Y)	-0.3 至 Vcc+0.3	V
最大结温		+150	°C
储存温度范围	T _{stg}	-60 至 150	°C
ESD 电压(HBM) (总线 A、B 脚)		±20K	V

工作电源电压范围

参 数	符 号	参 数 范 围			单 位
		最 小	标 准	最 大	
电源电压范围	VCC	2.5	5	5.5	V
输入高电平	VIH	2		VCC	V
输入低电平	VIL	0		0.8	V
输入共模电压	VIC	-15		+15	V
高电平输出电流	IOH			-6	mA
低电平输出电流	IOL			+6	mA
工作温度		-40	25	125	°C

电气参数

在电源电压和工作温度范围之内，见注 1。

参数	符号	条件	最小值	典型值	最大值	单位
差分输入 高电平阈值	VIT+	VIC=-7V 到 7V			0.2	V
		VIC=0V 到 5.5V			0.1	
差分输入低电平 阈值	VIT-	VIC=-7V 到 7V	-0.2			V
		VIC=0V 到 5.5V	-0.1			
输入迟滞		(VIT+) - (VIT-)		60		mV
使能输入箝位	VIK	VCC=4.5V, I _{in} =-18mA		-0.8	-1.5	V
输出高电平	VOH	I _{OH} = -6mA, V _{ID} = +200 mV	3.8			V
输出低电平	VOL	I _{OL} = 6 mA, V _{ID} = -200 mV		0.2	0.3	V
输出三态电流	IOZ	V _{out} = 0V or V _{cc}	-10	±1	+10	uA
AB 脚输入电流	I _i	V _i =15V, 其它 PIN 输入 0V			0.15	mA
		V _i =-15V, 其它 PIN 输入 0V			-0.2	mA
高电平使能电流		V _i =2.7V		120	200	uA
低电平使能电流		V _i =0.4V		130	-200	uA
输入电阻		PIN 对 GND	130	150		KΩ
静态电流	ICC	VCC=5.5V		0.8	1	mA

开关特性

VCC = +5.0V, TA = +25°C, 注 2, 3, 4, 5, 6

参数	符号	条件	最小值	典型值	最大值	单位
高到低电平传输延时	t _{PHLD}	CL=15pF VID=200mV (图 1 和图 2)	80	100	110	ns
低到高电平传输延时	t _{PLHD}		80	100	110	ns
延时偏差 t _{PHLD} -t _{PLHD}	t _{SKD}		0	10	20	ps
通道延时偏差	t _{SK1}		0	2	5	ns
传 输 延 时	高电平到高阻态	CL=15pF (图 3 和 图 4)		35	40	ns
	低电平到高阻态			35	40	ns
	高阻态到高电平			4	10	ns
	高阻态到低电平			4	10	ns

注 1: 流入器件的电流定义为正电流, 流出器件的电流定义为负电流, 表中显示的电压值均相对于地电压 0。

注 2: 所有典型值均在 $VCC = +5.0V$, $TA = +25^{\circ}C$ 下测得。

注 3: 测试电路所加波形为: 对于输入信号, $f = 1MHz$, $ZO = 50\Omega$, t_r 和 t_f ($0\% - 100\%$) $\leq 1ns$; 对于使能信号 EN 和 EN*, t_r 和 $t_f \leq 6ns$ 。

注 4: 通道间延时偏差定义为: 对于同一个输入信号, 不同通道延时的差值。

注 5: 芯片延时差定义为: 对于同一个输入信号, 不同芯片延时的差值。

注 6: 负载电容包括表笔和焊接端电容和。

测试电路

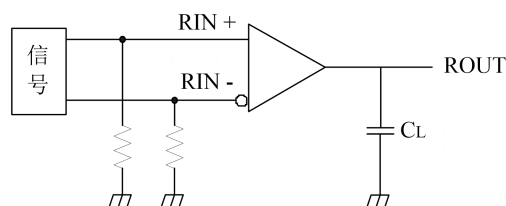


图1 传输延时和转变时间测试电路

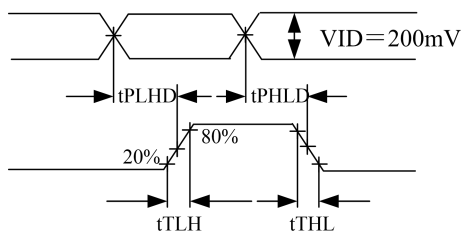


图2 传输延时和转变时间波形图

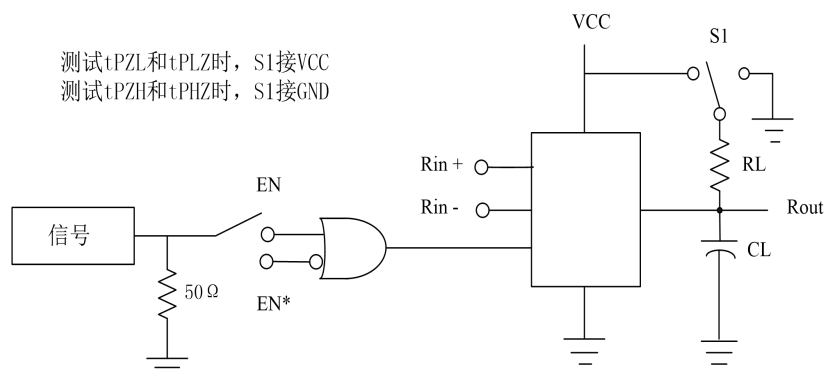


图3 三态延时测试电路

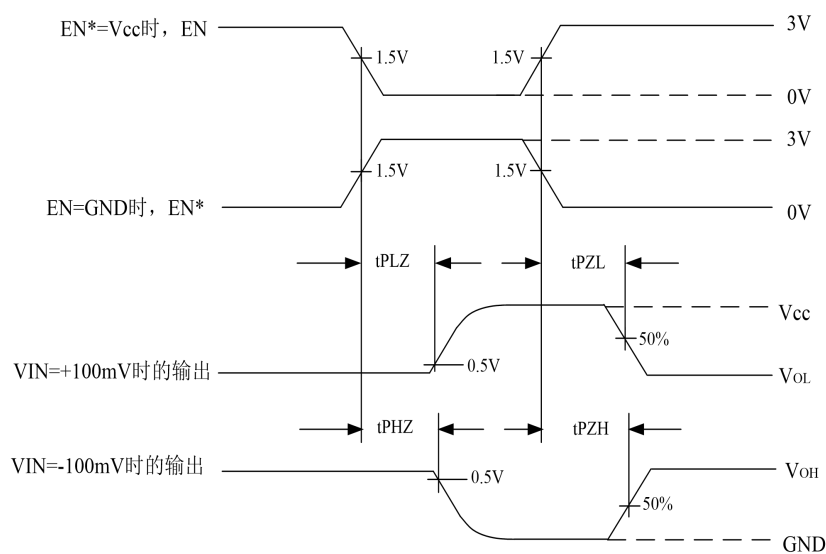
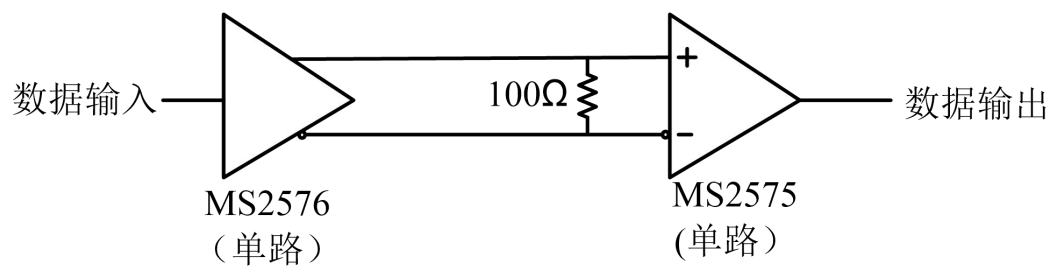


图4 三态传输波形

典型应用图

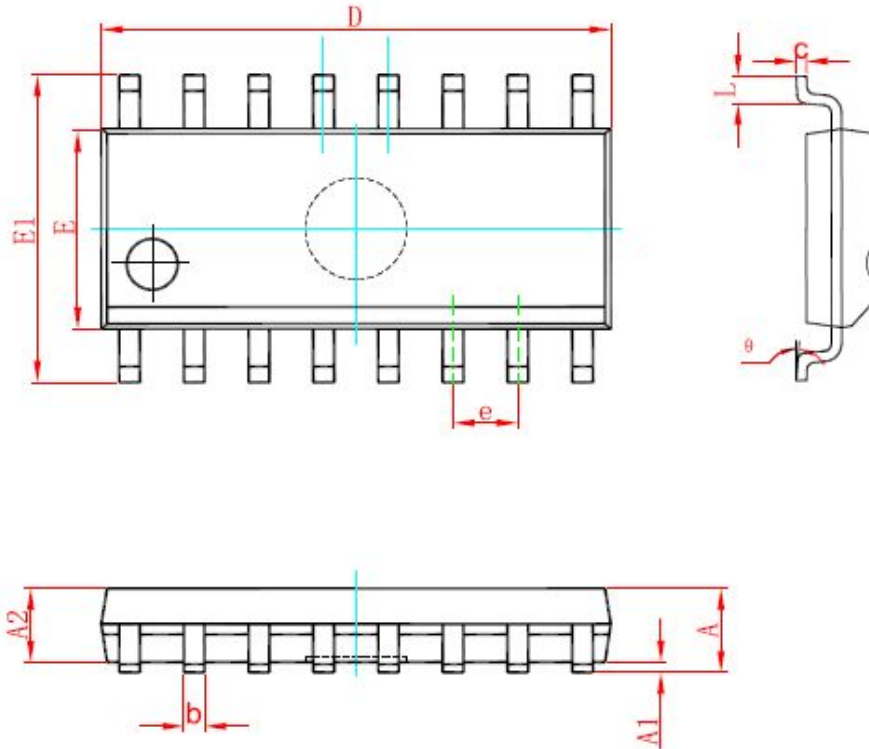


芯

片主要应用于上图所示中不复杂的点对点结构中，这种结构对信号提供了一个干净的传输环境，传输介质可以是双绞线、电缆、PCB 布线，典型的传输介质阻抗小于 100Ω 。为了匹配传输介质阻抗，应在差分输入端接 100Ω 的端电阻，且距离器件输入端口越近越好，端电阻把电流信号转化为电压信号提供给 MS2575/MS2575T。对于其他如多接受器结构，必须考虑中间连接器、电缆接口等阻抗匹配和噪声阈值范围。

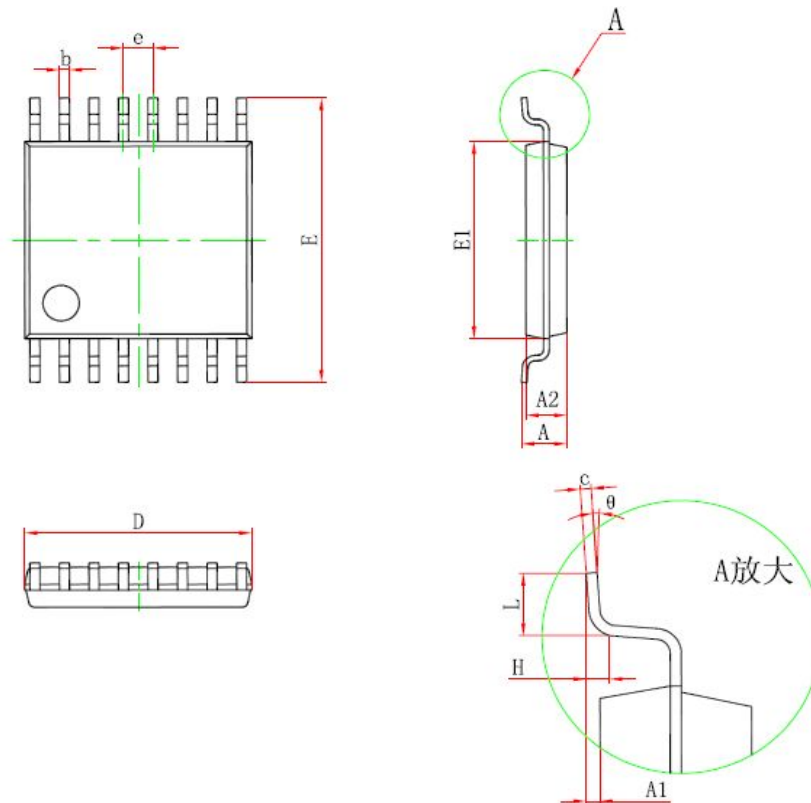
封装外形图

SOP16



符号	毫米		英寸	
	最小	最大	最小	最大
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

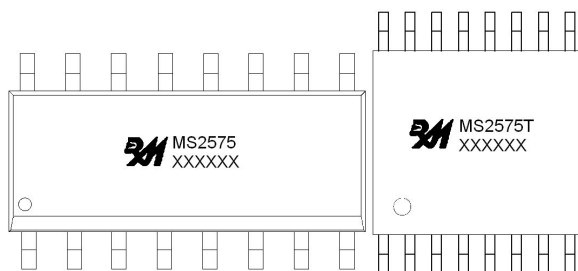
TSSOP16



Symbol	毫米		英寸	
	最小	最大	最小	最大
D	4.900	5.100	0.193	0.201
E	6.250	6.550	0.246	0.258
b	0.190	0.300	0.007	0.012
c	0.090	0.200	0.004	0.008
E1	4.300	4.500	0.169	0.177
A		1.200		0.047
A2	0.800	1.000	0.031	0.039
A1	0.050	0.150	0.002	0.006
e	0.65(BSC)		0.026(BSC)	
L	0.400	1.270	0.016	0.050
H	0.25(TYP)		0.01(TYP)	
θ	1°	7°	1°	7°

包装规范

一、印章内容介绍



MS2575/MS2575T: 产品型号

XXXXXX: 生产批号

二、印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

三、包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS2575	SOP16	4000	1	4000	8	32000
MS2575T	TSSOP16	3000	1	3000	8	24000



MOS电路操作注意事项：

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。